版本更新说明

版本号	更新日期	更新说明
V1.0	2024.04.18	初始版本

杰理方案咨询(QQ号:371116160，TEL :0755-82922363)

产品安全规范

1、电源选型
  a、注意供电电压，严格控制应用场景。
   供电≥3.6V时，只能使用VPWR独立供电，且IOVDD接退耦电容。
   供电<3.6V时，使用IOVDD独立供电（VPWR悬空），可支持最低功耗。
  b、注意供电保护，防过压/过流/反接/浪涌等（如纽扣电池应用，必须考虑防反接电路保护）。
  c、电池供电方案必须考虑关机功耗（出厂时配置极限最低功耗）。
2、电容选型
  a、注意容值随电压升高而下降，请确保工作电压下的容值（优选0402或更大尺寸的封装）。
  b、请使用原装电容（非拆机、劣质电容），以保证容值和品质。
  c、主控VPWR退耦电容耐压值要求≥16V，主控其他电容耐压值≥6.3V；
  其它外设电容依据其工作要求选择（防止浪涌、过冲击穿）。
3、静电选型
  a、整机静电标准必须≥（接触±4KV，空气±8KV）。
  b、天线输入端必须加ESD管，请使用推荐型号。
4、浪涌选型
  a、抗浪涌值一般要求≥ ±48V（根据实际应用场景调整），建议留有余量设计。
  b、DC5V适配器或USB5V供电，VPWR输入端必须加TVS管，请使用推荐型号。

设计注意事项

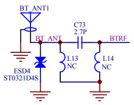
设计注意事项：
1、电源：
 1) 内置电源输入管理单元，支持VPWR单独供电（ 2.7~5.5V），或IOVDD单独供电（1.8~3.6V）。
 供电≥3.6V时，只能使用VPWR独立供电，且IOVDD接退耦电容；供电<3.6V时，使用IOVDD独立供电（VPWR悬空），可支持最低功耗。
 注：VPWR不支持普通IO应用，且禁止“VPWR和IOVDD”短接。
 2) IOVDD支持LDO稳压输出功能，典型输出3.0V（档位可调：1.8~3.6V），Imax≈60mA(包含主控IO消耗)，在VPWR不掉电情况下，IOVDD为常带电电源，无法关闭(软开机方案注意避免漏电）。
2、IO：
 1) 除固定IO，其他IO根据需求，依据芯片规格书IO及SDK配置灵活分配。
 2) 所有GPIO均可配置唤醒口（边沿触发），软关机唤醒时，IO状态可保持。
 3) PA11支持外部持续4秒低电平触发硬复位，支持重映射，可软件烧写屏蔽。
 4) PA2支持串口更新程序功能，要求PA2总线对地电容值尽量小（比如控制在1nF以内）。
 5) USBDM、USBDP上电默认下拉，PA4、PA11上电默认上拉。
 6) USBDM可配上拉180KΩ，下拉15KΩ，USBDP可配上拉1.5KΩ，下拉15KΩ。其余IO可配内部上下拉10KΩ/100KΩ/1MΩ。
 7) PA7为高压IO，耐压≤(5.5V或2倍IOVDD中最小值)，驱动电流为8mA。
 USBDM/DP可做普通IO（驱动电流8mA），其余IO驱动电流可选3/9/21/54mA。
 8) SFC、SPI0、ISP、SARADC检测、USB等外设，均为固定IO，严禁随意分配。
 9) SPI1、IIC、UART、TIMER/PWM/CAP/MCPWM、LEDC、QDEC等外设，支持crossbar映射，可灵活分配IO，支持映射到除PF组外的IO，如PA组、USBDM、USBDP。
 注：不推荐crossbar映射到USBDM/DP。因为USBDM/DP常用于USB应用，或做普通IO时，也仅用于IO按键检测等。
 10) RF、晶振等信号相邻IO，严禁分配高速跳变信号，且应做好隔离，避免干扰。

注意：VPWR耐压<=5.5V，IOVDD耐压<=3.6V

IO名词解析

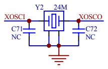
VPWR：芯片供电输入端（供电≥3.6V时，只能使用VPWR独立供电）；
IOVDD：LDO稳压输出，或芯片供电输入端（供电<3.6V时，使用IOVDDD独立供电，可支持最低功耗）；
ADCx：ADC采样输入检测（x为通道）；
Update：串口更新程序；
VSS：数字地或主系统地；

BT ANT


BT_ANT1
BT_ANT
C73
2.7P
BTRF
ESD4
ST0321D4S
L13
NC
L14
NC

1、天线ESD管严禁省掉，Π型匹配网络根据产品调整。
2、天线ESD管选型：
  双向管，2V ≤ Vrwm ≤ 3.3V；Cj ≤ 0.6pF；2V ≤ Vsb/Vh ≤ 5V
  推荐型号：ST0321D4S/RST9361MA/ESD2D005LA（0402封装）。
3、优选倒F天线。

XTAL

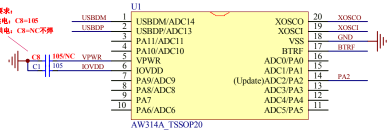

Y2
24M
XOSCI
XOSCO
C71
NC
C72
NC

晶振选型规格：
1、负载电容：≤ 10pF（3225封装），≤ 8pF（2016封装）。
  典型推荐：9pF（Typ）。
2、频偏偏差：±10PPM以内。

最小系统参考

（IO外设，根据需求拓展）

C8取值要求：
VPWR供电：C8=105
IOVDD供电：C8=NC不焊

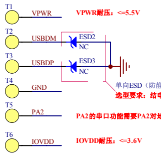

U1
C8
105/NC
C1
105
VPWR
IOVDD
USBDM
USBDP
1 USBDM/ADC14
2 USBDP/ADC13
3 PA11/ADC11
4 PA10/ADC10
5 VPWR
6 IOVDD
7 PA9/ADC9
8 PA8/ADC8
9 PA7
10 PA6/ADC6
20 XOSCO
19 XOSCI
18 VSS
17 BTRF
16 ADC0/PA0
15 ADC1/PA1
14 (Update)ADC2/PA2
13 ADC3/PA3
12 ADC4/PA4
11 ADC5/PA5
XOSCO
XOSCI
GND
BTRF
PA2
AW314A_TSSOP20

MCU

烧写场景说明

烧写场景 \ 烧写说明	预留烧写测试点
USB更新程序	（VPWR、USBDM、USBDP、GND）或（IOVDD、USBDM、USBDP、GND）
串口更新程序	（VPWR、PA2、GND）或（IOVDD、PA2、GND）

预留测试点，方便烧写、升级、测试


T1
VPWR
T2
USBDM
ESD2
NC
T3
USBDP
ESD3
NC
T4
GND
T5
PA2
T6
IOVDD

VPWR耐压：<=5.5V

单向ESD（防静电）：ST0531D4/RS5T18BC
选型要求：结电容<10pF

PA2的串口功能需要PA2对地总电容值尽量小（比如控制在1nF以内）。

IOVDD耐压：<=3.6V

TEST POINT

供电场景说明

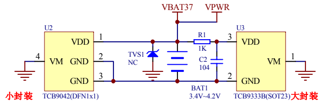
供电电压 \ 供电说明	供电接法	适用场景
≧3.6V	供电至VPWR （IOVDD接退耦电容）	如3.7V锂电池/3节干电池、DC5V适配器/USB5V接口等
<3.6V	供电至IOVDD （VPWR悬空）	如3.0V纽扣电池/2节干电池应用

注：电源输入需做好保护，防过压/过流/反接/浪涌/静电等。连接外设时，应避免过载输出。

方案1：供电≧3.6V，只能使用VPWR独立供电，且IOVDD接退耦电容

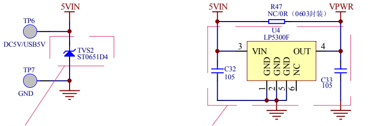
3.7V锂电池/3节干电池接法

若PCB板子空间受限，可选用DFN1x1封装的锂电保护


VBAT37
VPWR
U2
VDD
VM
GND
GND
TVS1
NC
R1
1K
C2
104
BAT1
3.4V~4.2V
U3
VDD
VM
GND
小封装
TCB9042(DFN1x1)
TCB9333B(SOT23)
大封装

电池必须带锂电保护板，或PCB板带锂电保护电路

DC5V适配器/USB5V接口接法


5VIN
TP6
DC5V/USB5V
TVS2
ST0651D4
TP7
GND
5VIN
R47
NC/0R（0603封装）
VPWR
U4
LP5300F
VIN
OUT
GND
GND
GND
NC
C32
105
C33
105

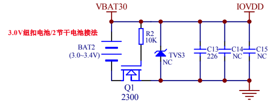
单向TVS（防浪涌）：ST0651D4/ST0571D4/RSD8576AF
选型要求：抗浪涌值≥ ±48V（视使用场景调整）

OVP保护IC（防过压）：LP5300F/TMI6401/TCB9225B(SOT23-6)
根据产品需求选择，若OVP电路不贴，R47应焊接（或短接）

方案2：供电<3.6V，使用IOVDD独立供电（VPWR悬空），可支持最低功耗

3.0V纽扣电池/2节干电池接法

纽扣电池必须考虑防反接电路保护


VBAT30
IOVDD
3.0V纽扣电池/2节干电池接法
BAT2
(3.0~3.4V)
R2
10K
TVS3
NC
C13
226
C14
NC
C15
NC
Q1
2300

以上方案二选一

POWER