

版本号	更新日期	更新说明
V1.0	2025.12.22	初始版本

杰理方案咨询QQ：371116160 TEL：0755-82922363

### IO名词解析

**VPWR**: 内置充电输入端 (最大充电电流20mA, 不支持单路的系统供电); 接收充电5V输入时具备复位功能;  
**VBAT**: 芯片供电输入端 (<=4.5V); 或内置充电输出端 (支持3.7V锂电池充电);  
**IOVDD**: 芯片IO供电输入端 (可供电芯逻辑);  
**LP\_TH0**: 内置触摸 (x轴触摸);  
**ADKEY**: ADC支持输入脚 (电容触摸);  
**MIC\_A0**: MIC前置电荷输入 (专用);  
**MIC\_BIAS**: MIC供电, 可接多颗内置上拉输出;  
**AIN\_Ax**: 模拟信号输入, xS通道 (支持PA0N\_A0N为差分输入端);  
**nc**: 芯片N/C位脚, 支持外挂NTIC管外部上拉检测 (专用);  
**vsense**: 串阻信号输入;  
**pb**: 上电开机初始状态为上拉;  
**pb**: 上电开机初始状态为上拉;  
**AVSS**: 模拟地;  
**VSS**: 数字地或主系统地;

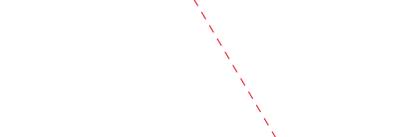
### AGND走线要求

1. PCB Layout需要分地 (区分AGND/PCBND)
2. AGND走线顺序:  
 在板级多AGND上, 先AGND后PCBND->总供电入口GND处短接, 即前置设备地, 如MIC/PCB件地; 单侧走线至主控AGND引脚;  
 再从主控AGND引脚, 单独走线或总线至供电入口GND处短接;  
 注: 若电路板空间有限, 可尝试更改短接点, 如在AGND引脚处和主控引脚端就近短接

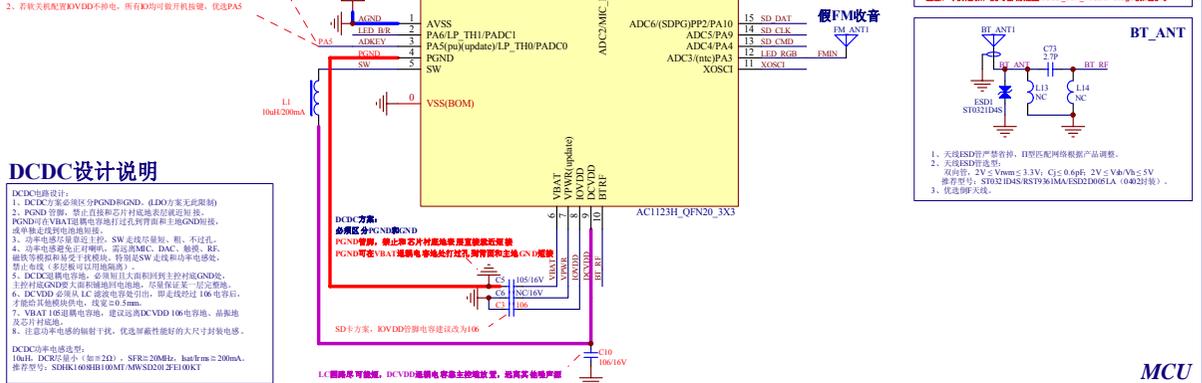
### 硬件复位说明

1. PAS具备长按 (低电平) 复位功能, 芯片出厂默认启用此功能!  
 对PAS进行控制的操作, 需写固件和SDK需关闭PAS长按复位功能, 此时SDK可配置其他脚长按复位功能。
2. VPWR接5V充电输入具备复位功能, SDK默认启用此功能!

注: 长按 (低电平) 复位, 支持映射到任意脚; 优选PAS, 以支持升级固件或刷机复位操作!



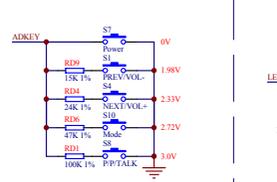
此原理图IOVDD为SD卡供电, 开关控制脚30通过选用AS766A/PWR, 优选PAS  
 2. 若未接入IOVDD SD卡供电, 板前方可使用开机键, 优选PAS



### DCDC设计说明

- DCDC电路设计:**
1. DCDC方案必须区分PCBND/PCBND, LDO方案无此限制
  2. PCBND管脚, 禁止直接和芯片封装表面层短接, PCBND可在VBAT引脚电容处打过孔背面和主地GND短接, 或单面走线到背面短接。
  3. 功率电感尽量靠近主控, SW走线尽量短, 粗, 不过孔。
  4. 功率电感感值正负影响, 需选准MCC, DAC, 电感, RFL, 电感铁芯和磁芯受干扰影响, 特别是SW走线和功率电感处, 禁止短接 (多板板可以地地短接)。
  5. DCDC电感感值误差, 必须从尺面回到主控PCBND端, 主控PCBND大面积和地脚电容, 尽量保证每一层完整。
  6. DCVDD必须从LC滤波电容直接引出, 避免经过10k电阻后, 才能使其接触滤波电容, 误差<=0.5mm。
  7. VBAT (ESD) 电容, 建议远离DCVDD 10k电容, 靠板地及芯片引脚。
  8. 注意功率电感的辐射干扰, 优选屏蔽性能好的大尺寸封装电感。
- DCDC功率电感选型:  
 10uH, DCESR<=1 (单>20), SFR<=20MHz, Inductance=200mH, 推荐型号: SDBK1008H100MT/MWSD20I3F10KRT

### ADKEY开内部上拉 (默认选10K)



**KEY**

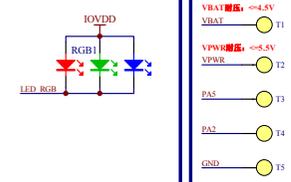


**红蓝灯**



**幻影灯**

### 预留测试点



**Test Point**

### 烧写、升级接线说明



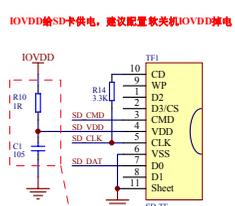
1. VPWR, PAS, PA2用于串口烧写时; VPWR, PAS, PA2连接时地线需留足长度 (比烧写脚10uH以上)  
 2. 单串口烧写, 可选VPWR或PAS, 其中VPWR适用于手机充电电源接口升级, 对VPWR外拉大电容 (80-104);  
 3. 串口烧写时, 可在烧写前或烧写后烧写 (建议优先烧写串口烧写)。

**烧写、升级接线说明**

**工具**

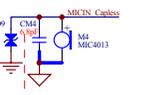
芯片脚	JL USB烧写器	JL USB烧写器	JL USB烧写器	JL USB烧写器	JL USB烧写器
VBAT	USB供电	USB供电	USB供电	USB供电	USB供电
VPWR	USB供电	USB供电	TX/RX接口	UART_Update	UART_Update
PAS	--	USB供电	TX/RX接口	UART_Update	UART_Update
PA2	USB供电	--	--	--	--
GND	GND	GND	GND	GND	GND

### IOVDD给SD卡供电, 建议配置软关机IOVDD脚



预留R10, C1, 根据实际插卡、读卡兼容性情况, 测试调整 (看成本方案, 可省去)

### 驻极体MIC



**对地电容, 需11K, 需器件管脚此位置, 根据实际环境情况调整 (电容容: 1-1000pF, 高质量<3pF)**

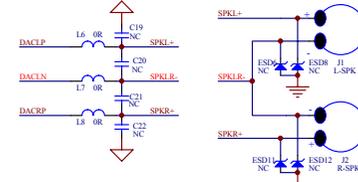
- MIC输入设计:**
1. MIC管脚地为模拟地, 走线时必须单独连接到主控 PCB 模拟地 AGND, 以保证回路干净。
  2. MIC电路必须远离干扰源, 如 RF 天线, 数字信号等。
  3. MIC信号导线和电源线路尽量不要用同一根导线, 减少其他干扰源的影响。
  4. MIC信号管脚需加对地电容, 以滤除高频干扰信号。
  5. 单端供电MIC, 只支持驻极体MIC, 且输入只能接PA2。

**ESD防护设计:**  
 MIC器件信号输入端附近, 预留静电管, 可提高抗静电能力。  
 选型要求: 单向管/双向管, 3.3V ≤ V<sub>nom</sub> ≤ 5V; C<sub>J</sub> ≤ 130pF; 3.3V ≤ V<sub>tr</sub> ≤ 5V  
 推荐型号: ST03T89/S06/ID4

SD

MIC

### 预留IOVDD管脚, 需确认无噪声, 可省去



- DAC输出设计:**
1. DAC电路必须远离干扰源, 如 RF 天线, 数字信号等。
  2. DAC信号导线及电源线路尽量不要用同一根导线, 减少其他干扰源的影响, 必要时, 可对 DAC 布局加短距离走线。
  3. DAC 阻抗匹配 LC 元件电值, 根据实际环境情况, 可适当的调整参数。  
 L选型: 10-500nH; C选型: 1-100pF; 优选高频电感, ESR尽量小 (<1ohm);  
 C选型: 10-100pF; C=1/4p。

**ESD防护设计:**  
 DAC管脚附近, 预留静电管, 可提高抗静电能力。  
 选型要求: 单向管/双向管, 3.3V ≤ V<sub>nom</sub> ≤ 5V; C<sub>J</sub> ≤ 130pF; 3.3V ≤ V<sub>tr</sub> ≤ 5V  
 推荐型号: ST03T89/S06/ID4

Earphone

### AUX为手机耳机供电, 选接入1.5MM的耳机时, 蓝牙耳机或普通蓝牙耳机 此时主控脚脚, BA2 管脚, 软脚不支持开机和关机脚, 需接脚3.5MM插, 主控才真正正常开机工作。

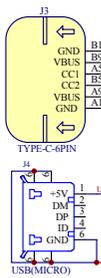


**AUX电路设计:**

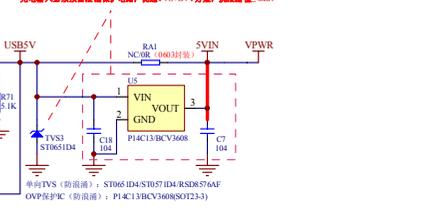
1. AUX\_DET 检测 (内部上拉输入检测)
2. AUX输入: AUX\_DET 管脚为耳机插孔, 建议检测脚值<=2V。
3. AUX有插孔: AUX\_DET 典型值为SPKR电压, 建议检测脚值<=2V。
4. AUX管脚选型要求:  
 a. 未接入: 1脚 (音频脚) 和 4脚 (检测脚) 短接

AUX

### 5V充电输入



### 5V充电保护



### 锂电保护



单向TVS (防浪涌): ST06/ID4/ST07/ID4/RSD8/57AF  
 OVP保护IC (防浪涌): PL4C13BCV3608/S023-3

Charge&POWER