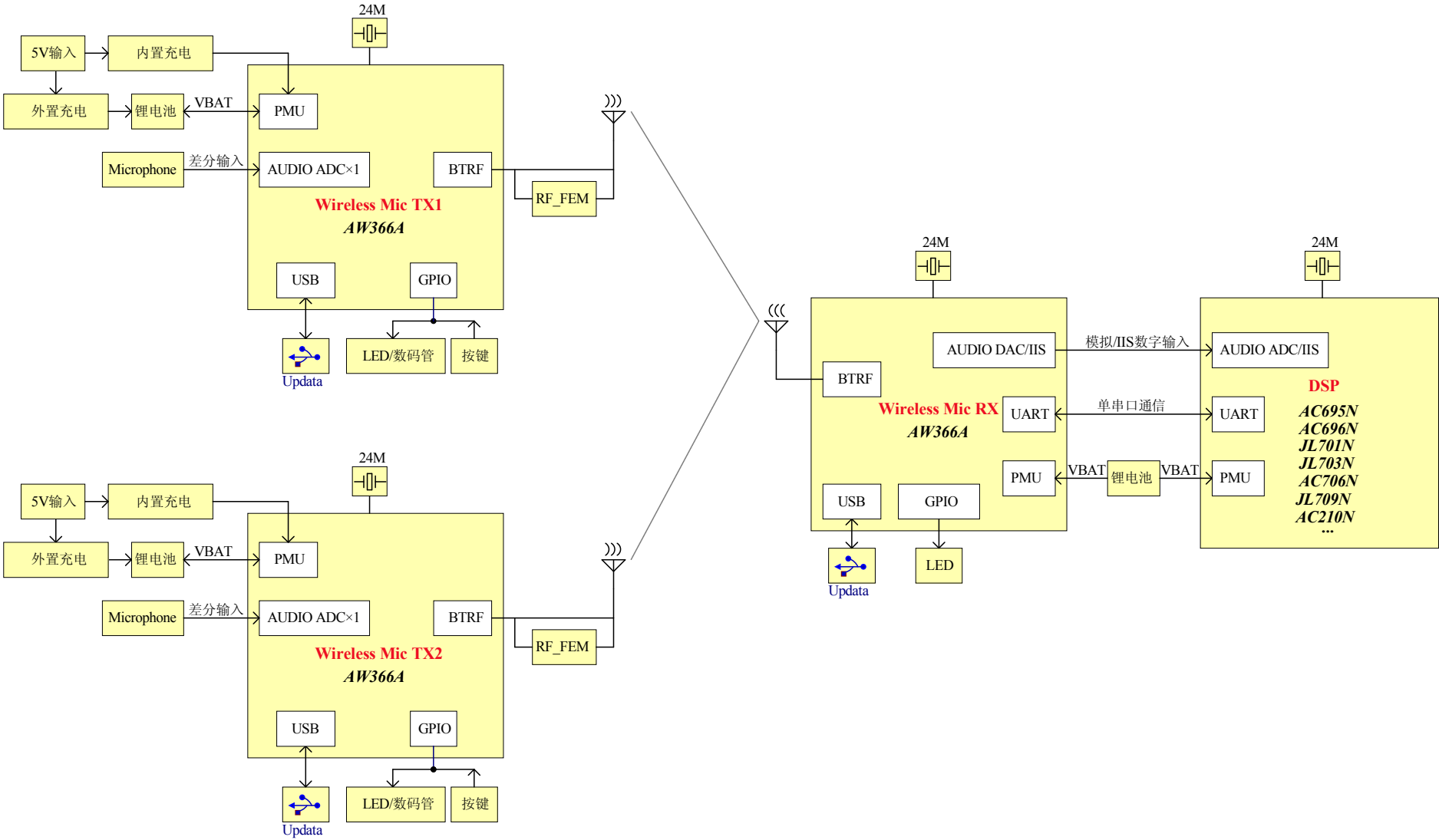


版本更新说明			杰理方案咨询 (QQ号:371116160 邮箱:sales@yunthinker.com)
版本号	更新日期	更新描述:	
V1.0	2026.06.08	原始版本	

AW366A两发一收话筒硬件框图



话筒接收端标准原理图

版本更新说明		
版本号	更新日期	更新说明
V1.0	2026.06.08	初始版本

杰理方案咨询(QQ号:1418295957, 邮箱:fae@zh-jieli.com)

IO名词解析

VPWR: 芯片供电输入端 ($\leq 5V$), 或内置充电输入端;
VBAT: 芯片供电输入端 ($\leq 4.5V$), 或内置充电输出端 (支持3.7V锂电池充电);
IOVDD: 芯片LDO输出电压 (不可关断), 驱动电流120mA (包括主F90电路);
SDPG: SDTTF卡专用供电 (可配通断), 支持强驱/弱驱, 驱动电流300mA;
OCP: VBAT供电过流保护 (要求软件配置OCP使能, 仅限个别有OCP说明的封装);
LP_TH: 内置触摸 (x为通道);
ADCx: ADC采样输入检测 (x为通道);
PADC0: ADC采样检测 (前配置根据多路开关AMUX选中);
MIC_x0: MIC单端省电容输入 (专用), x为通道;
MIC_BIASx: MIC供电, 可选内置上拉0.3K-10.5K输出, x为通道;
AIN_x: 模拟音频输入 (x为通道), 其中AIN_xN为差分负端输入 (专用);
ntc: 外挂NTC支持省外部上拉控制 (专用);
pse: 上电开机初始状态为上拉;
pd: 上电开机初始状态为下拉;
AVSS: 模拟地;
VSS: 数字地或主系统地;

设计安全规范

设计安全规范
1. 请严格参照原理图设计, 打样测试。
2. 电池选型
a. 请使用品质优良的电池, 以保证容量。
b. 方案必须带锂电保护 (如电池无锂电, 则PCB板必须有锂电)。
c. 方案必须考虑关机功耗 (出厂时默认最低功耗)。
3. 电容选型
a. 注意电容值随电压升高而下降, 请确保工作电压下的容值 (优选0402或更大尺寸的封装)。
b. 请使用原浆电容 (非拆机、劣质电容), 以保证容值和品质。
c. 主控电源VBAT、VPWR、DCVDD通断电容耐压值要求 $\geq 16V$, 主控其他电容耐压 $\geq 6.3V$, 其它外设电容根据其工作要求选择 (防止浪涌、过冲冲击)。
4. 静电要求
a. 整机静电标准必须 $\geq$ (接触4KV, 空气 $\pm 8KV$)。
5. TVS选型
a. 参考原理图推荐要求。
b. 其他位置TVS管按实际需要添加。

芯片外围物料取值要求

应用方案 电源模式	芯片外围物料取值【VBAT供电】
DCDC	VBAT=10S, VPWR=NC, IOVDD=10S, DCVDD=10S
LDO	VBAT=10S, VPWR=NC, IOVDD=10S, DCVDD=10S

注1: 注意容值随电压升高而下降, 请确保工作电压下容值 (优选0402及以上封装)
注2: DCDC模式, 10uH功率电感不可省; LDO模式, 10uH功率电感可省

AGND走线要求

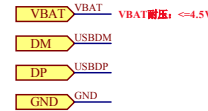
AGND走线要求:
1. PCB Layout需要分区 (区分AGND和GND)
2. AGND走线顺序:
音频设备AGND>主控AGND>脚->总供电入L/GND处短接。
音频设备AGND (如MIC零件地) 单独走线至主控AGND引脚, 再从主控AGND引脚, 单独走线至总电源供电入GND处短接。
注: 若电路板空间有限, 可尝试AGND在控制脚AGND处短接 (需验证是否有噪声)

DCDC设计要求

DCDC电路设计:
1. DCDC方案必须区分PGND和GND, (LDO方案无此限制)
2. PGND管脚: 禁止直接和芯片衬地底层短接。
PGND可在VBAT退耦电容处打过孔到背面和主地GND短接, 或单独走线到电池地短接。
3. 功率电感尽量靠近主控, SW走线尽量短、粗、不过孔。
4. 功率电感避免正对喇叭, 需远离MIC、DAC、触摸、RF、磁铁等模拟和易受干扰模块。特别是SW走线和功率电感处, 禁止布线 (多层板可以用地隔离)。
5. DCDC退耦电容地: 必须短且大面积到主控衬地GND处, 主控衬地GND大面积铺满回电池地, 尽量保证某一层完整地。
6. DCVDD必须从LC滤波电容处引出, 即走线经过106电容后, 才能给其他模块供电, 线宽 $\geq 0.5mm$ 。
7. VBAT 106退耦电容地, 远离DCVDD 106电容地、晶振地及芯片衬地。
8. 注意功率电感的辐射干扰, 优选屏蔽性能好的大尺寸封装电感。
9. 若电容容量较大, 可选择LDO模式, 节省DCDC电感、电容物料。
DCDC功率电感选型:
10uH, DCR $\approx 2\Omega$, SFR $\approx 20MHz$, Isat/I_{rms} $\approx 200mA$ 。
推荐型号: SDHK1608H100MT/MWSD2021FEI00KT

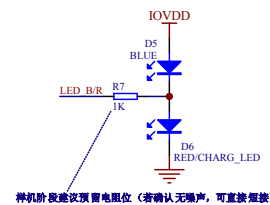
预测试点

烧写器烧写升级测试点: VBAT、DM、DP、GND

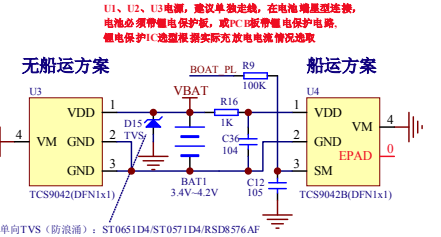


注: VPWR串口烧写, VPWR线路对地总电容值需尽量小 (比如 $\leq 1nF$)

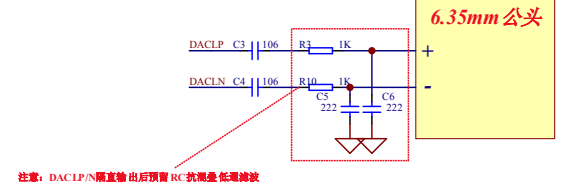
Test Point



LED

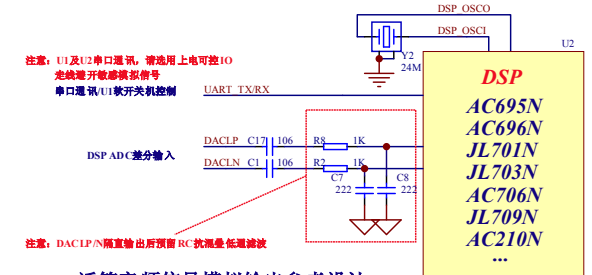


POWER



万能麦输出

话筒音频信号支持模拟/IIS数字输出 (2选1)



话筒音频信号模拟输出参考设计



话筒音频信号IIS数字输出参考设计

COMMUNICATE

MCU